



QC7068 数据手册

基于 Arm® Cortex®-M3 内核的 32 位高性能 PLC 模组

Version 1.2

[2024 / 12 / 23]



○ 修订历史记录

版本	日期	IAMD	修订者	说明
V1.0	2024 / 10 / 08	I	玉鹏	初始创建
V1.1	2024 / 11 / 29	M	玉鹏	修订内容
V1.2	2024 / 12 / 23	M	玉鹏	修订内容

[备注] I= 创建 / M= 修改 / D= 删除

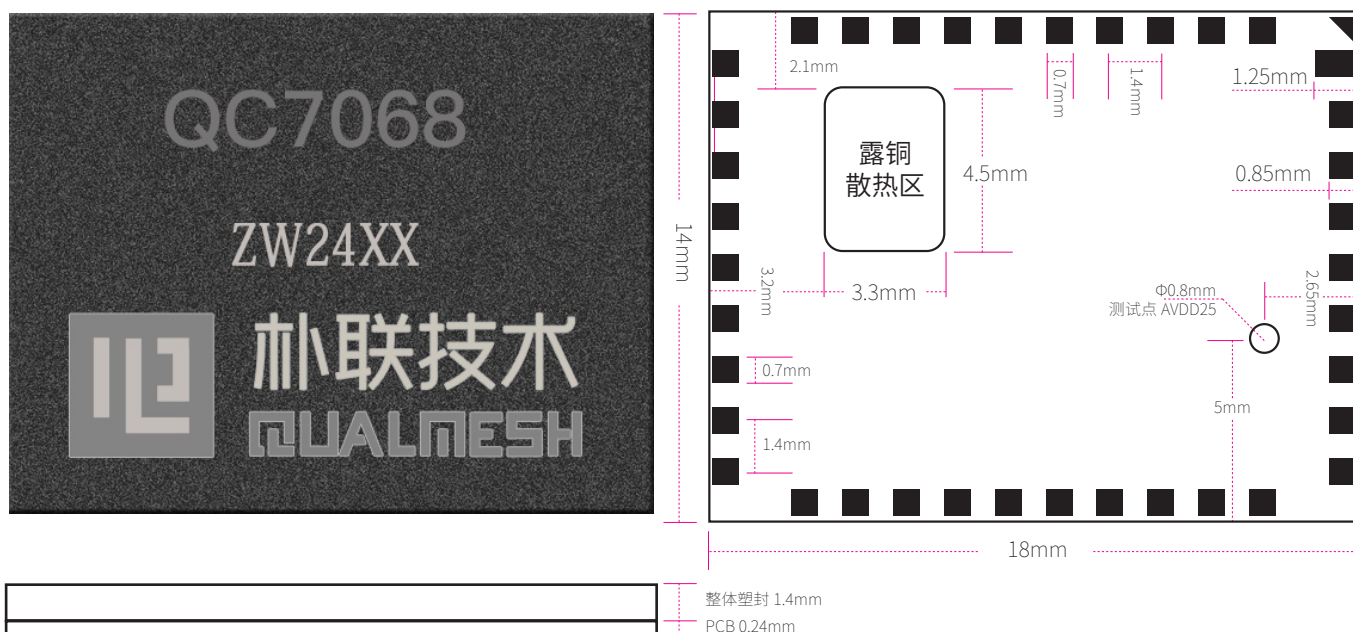


○ 目录

修订历史记录	2
简介	4
技术优势	4
规格参数	5
模组引脚定义	6
参考设计原理图	10
强电入口处的设计建议	11
PLC 设备 AC [交流] 强电入口参考示意图	12
PLC 设备 DC [直流] 入口参考示意图	12
贴片炉温曲线	13

简介

QC7068 是一款基于 Arm® Cortex®-M3 内核的 32 位高性能 PLC 通信模组，搭载高性能电力线载波通信（PLC）SoC 芯片，精简小型化工业级设计，可广泛应用于智能家居、照明控制、工业控制、新能源等电力线即时通讯领域。



长 18mm±0.10mm * 宽 14±0.10mm * 厚 1.4±0.05mm

技术优势

- 支持 IEEE1901.1 标准子集，不同厂商芯片互联互通性好；
- 支持 OFDM/FSK 调制，抗干扰性能强；
- 支持 FEC 和 CRC 功能，去噪和纠错能力更强；
- 支持动态路由，多路径寻址，通信可靠性高；
- 支持自动快速组网，典型 500 规模、2 层级网络的场景、10s 完成快速组网；
- 搭载华为物联网开源操作系统 LiteOS，提供更开放的开发环境及更快捷、更安全的系统运行；

规格参数

A. 通信指标

- 物理层峰值速率 0.507Mbit/s
- 接收灵敏度: -120dB
- 底噪: -123dBm

B. 功耗

- 芯片静态功耗 $\leq 50\text{mW}$, 峰值电流 $\leq 300\text{mA}@3.3\text{V}$, $\leq 200\text{mA}@12\text{V}$

C. 物理层特性

- 实现 IEEE 1901.1 标准子集, 对于同样使用该子集的芯片, 能够实现互联互通
- 支持 0.5M-3M, 2.5M-5.7M 等多个频段范围
- 采用 OFDM 技术, 支持 BPSK、QPSK 调制模式
- 支持 FEC 和 CRC 功能, 强大的去噪和纠错能力

D. MAC 特性

- 支持 TDMA 和 CSMA/CA, 提供冲突避免机制
- 支持数据分段和重组, 提高传输效率
- 支持数据重传机制
- 支持 4 级 QoS, 满足不同业务服务质量需求

E. 组网特性

- 支持自动快速组网, 典型 500 规模、2 层级网络的场景 10s 完成快速组网, 支持快速通信
- 支持动态路由, 多路径寻址

F. CPU

- 高性能 Cortex-M3 处理器, 工作频率 200MHz
- 内嵌 SRAM 256KB

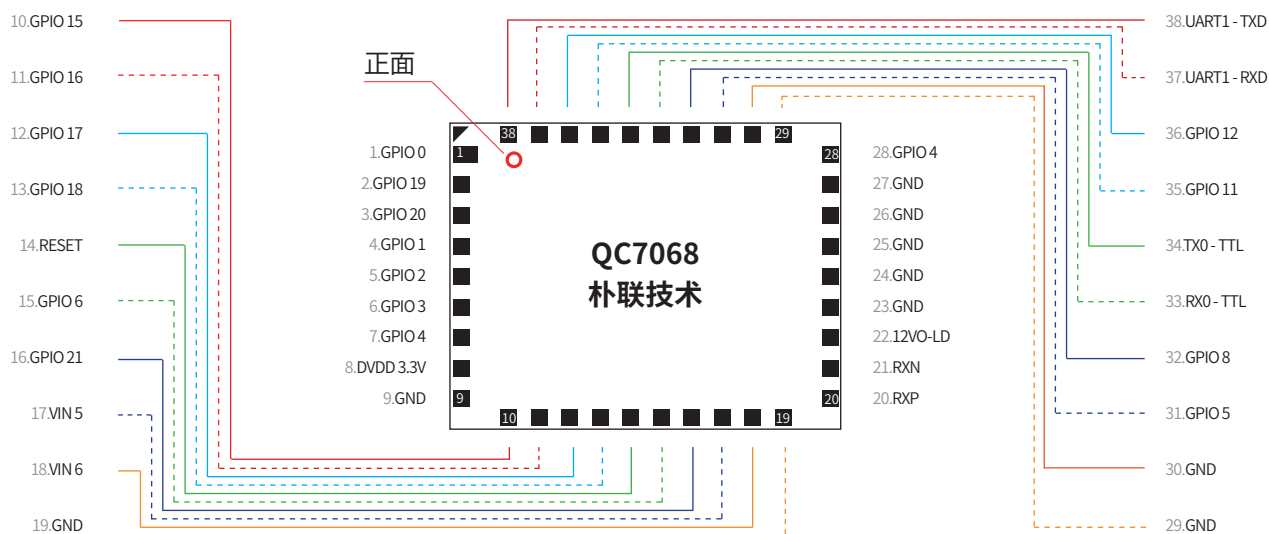
G. 外围接口

- SPI 接口、I2C 接口、2 路 UART 接口、1 路 AD 输入 (12bit, 2 通道)、2 路 PWM、5 路 LED 输出、19 个 GPIO(复用)

H. 其他信息

- 工作温度 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$
- 工作电压 3.3V, 12V

模组引脚定义



引脚	管脚名称	类型	驱动	电压	描述
1	GPIO 0	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_0 默认输入，通用输入输出。 - 复用信号 1: LED4 通用 LED。 - 复用信号 3: PWM_OUT PWM (Pulse Width modulation) 数据输出。
2	GPIO 19	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_19 默认输入，通用输入输出。 - 复用信号 2: SAR_DATA_12 调试端口。 - 复用信号 3: RTS1_NUART1 的流控管脚，发送请求信号，输出。
3	GPIO 20	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_20 默认输入，通用输入输出。 - 复用信号 2: SAR_DATA_11 调试端口。 - 复用信号 3: CTS1_N UART1 的流控管脚，发送允许信号，输入。
4	GPIO 1	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_1 默认输入，通用输入输出。 - 复用信号 1: LED5 通用 LED。 - 复用信号 2: AFE_MNT_CLK AFE 输出时钟观测信号，AFE 的 DA 时钟。 - 复用信号 3: SPI2_CK SPI2 从设备时钟输入。 - 复用信号 4: SSP2_CK SPI2 主设备时钟输出。 - 复用信号 5: SAR_DATA_12 调试端口
5	GPIO 2	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_2 默认输入，通用输入输出。 - 复用信号 1: LED1 通用 LED。 - 复用信号 2: SPI2_CSN SPI2 从设备片选输入信号，低电平有效。 - 复用信号 3: SSP2_CSN SPI2 主设备片选输出信号，低电平有效。 - 复用信号 4: SAR_DATA_11 调试端口。
6	GPIO 3	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_3 默认输入，通用输入输出。 - 复用信号 1: LED2 通用 LED。 - 复用信号 2: SSP2_DI SPI2 数据输入信号。 - 复用信号 3: SSP2_DO SPI2 数据输出信号。 - 复用信号 4: SAR_DATA_10 调试端口。



引脚	管脚名称	类型	驱动	电压	描述
7	GPIO 4	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_4 默认输入，通用输入输出。 - 复用信号 1: LED3 通用 LED。 - 复用信号 2: SSP2_DO SPI 数据输出信号。 - 复用信号 3: SSP2_DI SPI 数据输入信号。 - 复用信号 4: SAR_DATA_9 调试端口。
8	DVDD3.3V	P	N/A	3.3V	- 3.3V 数字电源。
9	GND	N/A	N/A	N/A	- 地
10	GPIO 15	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_15 默认输入，通用输入输出。 - 复用信号 1: SPI_CK SPI 从设备时钟。 - 复用信号 2: SSP_CK SPI 主设备时钟。 - 复用信号 3: LED4 通用 LED。 - 复用信号 5: SAR_DATA_1 调试端口。
11	GPIO 16	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO 16 默认输入，通用输入输出。 - 复用信号 1: SPI_CSN SPI 从设备片选输入信号，低电平有效。 - 复用信号 2: SSP_CSN SPI 主设备片选输出信号，低电平有效。 - 复用信号 3: LED5 通用 LED。 - 复用信号 4: SAR_DATA_0 调试端口。
12	GPIO 17	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_17 默认输入，通用输入输出。 - 复用信号 1: SSP_DI SPI 数据输入信号。 - 复用信号 2: SSP_DO SPI 数据输出信号。 - 复用信号 3: LED1 通用 LED。
13	GPIO 18	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_18 默认输入，通用输入输出。 - 复用信号 1: SSP_DO SPI 数据输出信号。 - 复用信号 2: SSP_DI SPI 数据输入信号。 - 复用信号 3: LED2 通用 LED。
14	RESET	I _{SPU}	N/A	3.3V	- 系统上电复位信号输入，低电平有效。复位时间 >5ms。
15	GPIO 6	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_6 默认输入，通用输入输出。 - 复用信号 1: CTS1_N UART1 的流控管脚，发送允许信号，输入。 - 复用信号 2: SAR_DATA_7 调试端口。
16	GPIO 21	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_21 默认输入，通用输入输出。 - 复用信号 2: SAR_DATA_10 调试端口。
17	VIN 5	I	N/A	3.3V	- ADC (Analog to Digital Converter) 输入。
18	VIN 6	I	N/A	3.3V	- ADC (Analog to Digital Converter) 输入。
19	GND	N/A	N/A	N/A	- 地
20	RXP	I	N/A	N/A	- RX (Reception) 差分信号输入正端。PLC RX/TXP (需要外加信号耦合电路)

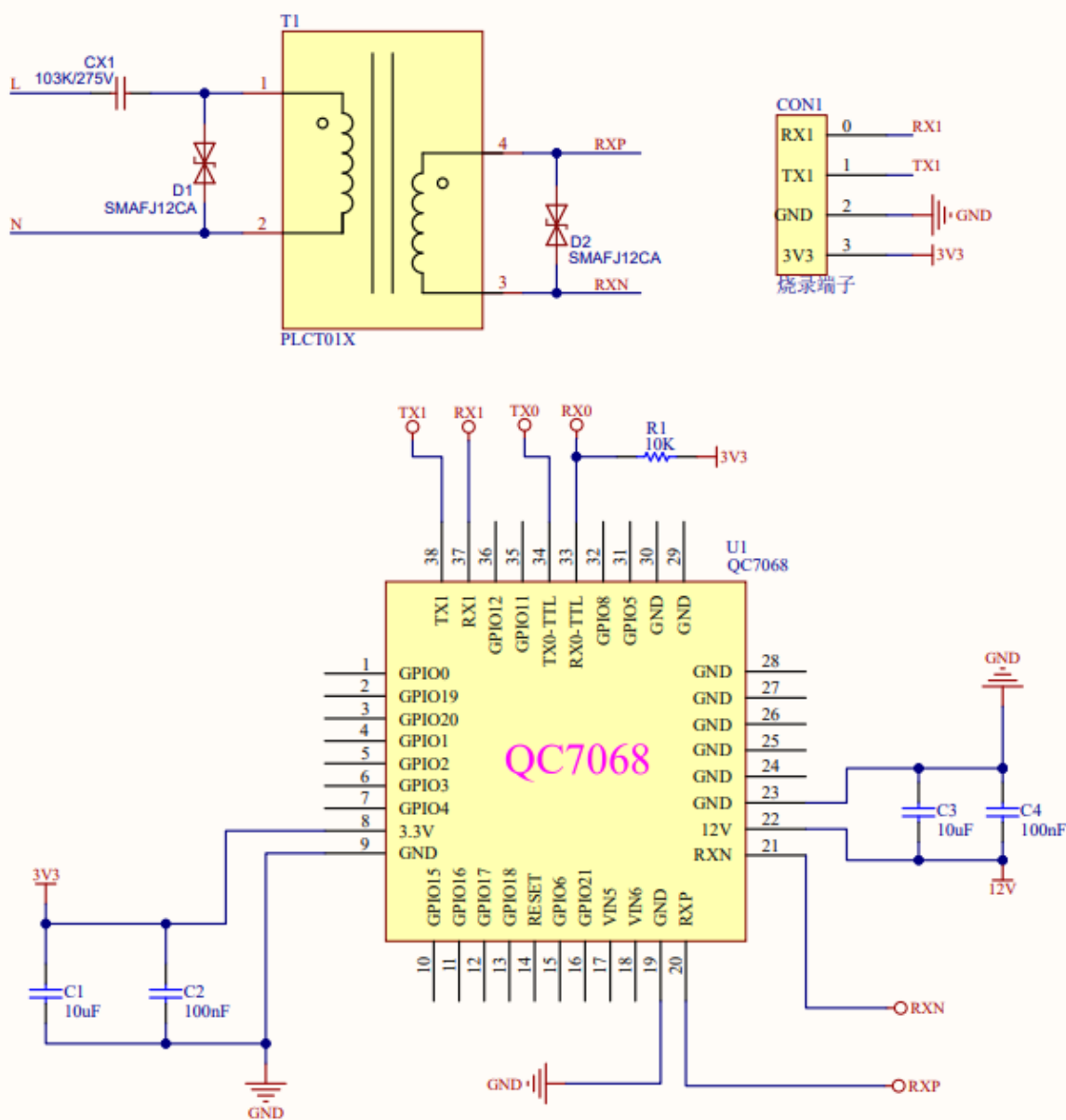


引脚	管脚名称	类型	驱动	电压	描述
21	RXN	I	N/A	N/A	- RX (Reception) 差分信号输入负端。PLC RX/TXN (需要外加信号耦合电路)
22	12VO-LD	VDD	N/A	12V	- 电源
23	GND	N/A	N/A	N/A	- 地
24	GND	N/A	N/A	N/A	- 地
25	GND	N/A	N/A	N/A	- 地
26	GND	N/A	N/A	N/A	- 地
27	GND	N/A	N/A	N/A	- 地
28	GND	N/A	N/A	N/A	- 地
29	GND	N/A	N/A	N/A	- 地
30	GND	N/A	N/A	N/A	- 地
31	GPIO 5	I _{SPU} /O	1mA	3.3V	- 复用信号 0: LDRV _R _PD 默认输出, 外围功率放大器的使能控制信号, 低电平时外围功率放大器使能。 - 复用信号 1: GPIO_5 通用输入输出。 - 复用信号 2: RTS1_N UART1 (Universal Asynchronous Receiver & Transmitter) 的流控管脚, 发送请求信号, 输出。 - 复用信号 3: PWM_OUT_1 PWM1 的输出管脚。 - 复用信号 5: SAR_DATA_8 调试端口。
32	GPIO8	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_8 默认输入, 通用输入输出。 - 复用信号 1: I2C_SDA I2C 数据线。 - 复用信号 3: UART0_TXD UART0 数据发送。 - 复用信号 4: UART0_N_TXD UART0_TXD 反相输出。 - 复用信号 5: SAR_DATA_5 调试端口。
33	RX0-TTL	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_9 默认输入, 通用输入输出。 - 复用信号 1: UART0_RXD UART0 数据接收。 - 复用信号 2: UART1_RXD UART1 数据接收。 - 复用信号 3: SAR_DATA_4 调试端口。
34	TX0-TTL	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO_10 默认输入, 通用输入输出。 - 复用信号 1: UART0_TXD UART0 数据发送。 - 复用信号 2: UART0_N_TXD UART0_TXD 反相输出。 - 复用信号 3: UART1_TXD UART1 数据发送。 - 复用信号 4: SAR_DATA_3 调试端口。
35	GPIO 11	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO 11 默认输入, 通用输入输出。 - 复用信号 1: RTS0_N UART0 的流控管脚, 发送请求信号, 输出。 - 复用信号 2: HWID7 硬件版本号, 用户可通过该管脚区分硬件产品形态, 上电或复位解除时锁存。 - 复用信号 4: RTS1 N UART1 的流控管脚, 发送请求信号, 输出。



引脚	管脚名称	类型	驱动	电压	描述
36	GPIO 12	I _{SPU} /O	1mA	3.3V	- 复用信号 0: GPIO 12 默认输入，通用输入输出。 - 复用信号 1: CTS0 N UART0 的流控管脚，发送允许信号，输入。 - 复用信号 2: HWID8 硬件版本号，用户可通过该管脚区分硬件产品形态，上电或复位解除时锁存。 - 复用信号 4: CTS1 N UART1 的流控管脚，发送允许信号，输入。
37	UART1-RXD	I _{SPU} /O	1mA	3.3V	- 复用信号 0: UART1_RXD 默认输入，UART1 数据接收。 - 复用信号 1: GPIO_13 通用输入输出。 - 复用信号 2: I2C_SDA I2C 数据。 - 复用信号 3: AFE_AD_DATA_VLD AFE 的数据有效信号。
38	UART1-TXD	I _{SPU} /O	1mA	3.3V	- 复用信号 0: UART1_TXD 默认输出，UART1 数据发送。 - 复用信号 1: GPIO_14 通用输入输出。 - 复用信号 2: JTAG_ENABLE JTAG 使能，输入管脚，需要在复位撤销时锁存。0: JTAG 管脚功能根据 IO 复用寄存器配置决定；1: JTAG 管脚功能为 JTAG。 - 复用信号 3: I2C_SCL I2C 时钟。 - 复用信号 4: 保留

○ 参考设计原理图

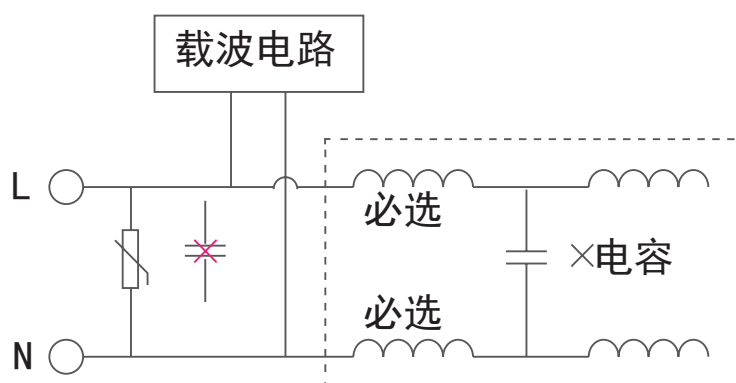


序号	器件编号	名称	规格	用量	备注
1	CX1	安规电容	X2-10nF/±10%/275VAC/P=7.5mm/10*4*9mm-STE (松田)	1	
2	T1	耦合变压器	PLT01X / PLT02X (芯系统)	1	耐压 3.75KV
3	D1、D2	TVS	SMAFJ12CA (结电容需小于 390pF)	2	
4	C1	MLCC	10uF(106K) 10V X7R 0805(0603, 1206 等都可以)	1	
5	C2	MLCC	100nF(104K) 10V X7R 0805(0603, 1206 等都可以)	1	

输入模组电源要求：

1. 主板靠近模组 3.3V 输入端，至少放置一个 10uF,0.1uF 对地电容，降低电源纹波，纹波峰峰值 100mVpp 以内；
2. 模组 3.3V 与主板其他 3.3V 使用 600R/100MHz, 耐流 1A 及以上磁珠隔离；
3. 模组 3.3V 电路至少保障 300mA 及以上电流需求。

强电入口处的设计建议

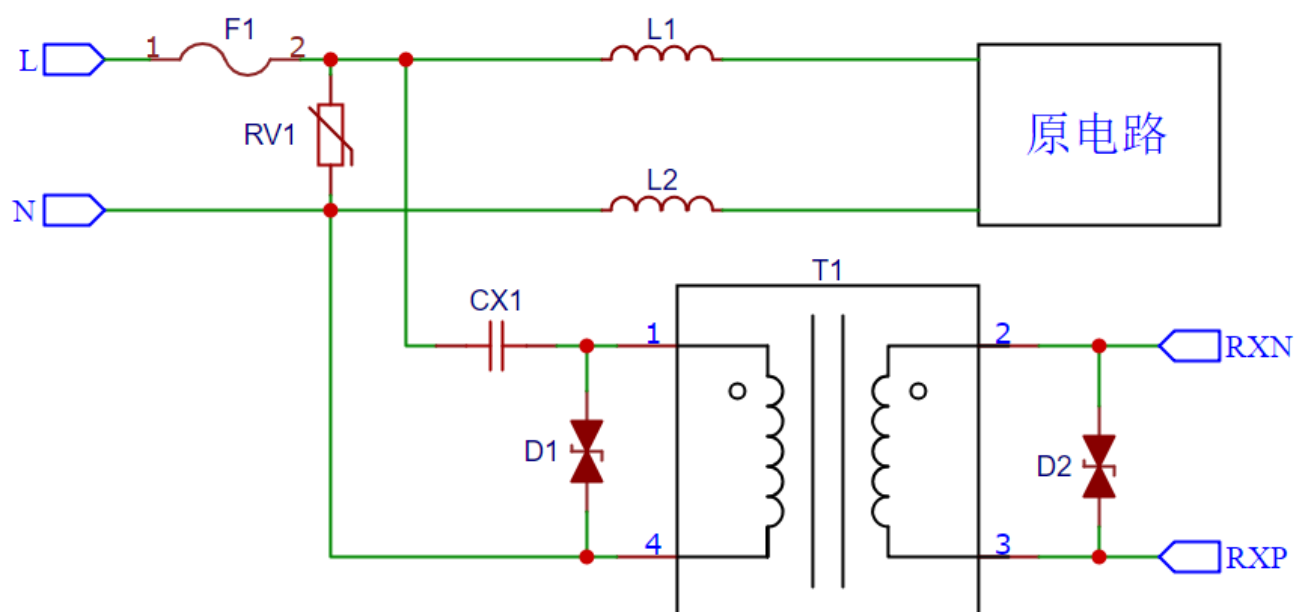


与窄带几百 KHz 的通信信号相比，宽带载波通信频带更宽、频率更高，要求在通信通道零火线间不能有大容值器件存在，减少对通信信号的衰减。但是从保护角度出发，整机产品的电源入口处，需要增加压敏电阻保护，根据整机的防护等级要求，选用合适的压敏电阻。压敏结电容要求 $\leq 600\text{pF}$ 。

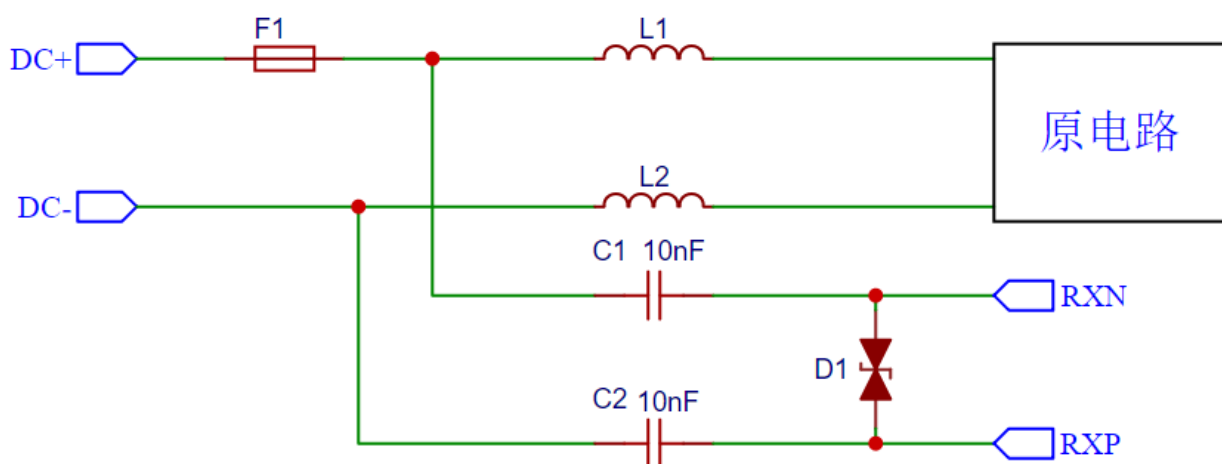
电路要求如图所示：

- “X” 部分禁止有超过 600pF 电容器件存在，否则会降低宽带载波通信性能，并且会提高通信时的功率消耗。
- 如果相匹配电路需要通过 X 电容降低 L、N 上的差分噪声，建议将 X 电容放置 100μH 电感之后，这样除了能够降低噪声，还能增大载波通道的阻抗，减少对 PLC 信号的衰减。
- 整机保护压敏电阻，其保护能力要涵盖载波电路。布局布线要做到外部电源线路先经过压敏电阻，再给载波电路和其他电路供电。
- ⚠ 警告：压敏电阻后，X 电容前的电感不能是共模电感，PLC 信号为差模信号，共模电感无法起到隔离 X 电容衰减的作用。

○ PLC 设备 AC [交流] 强电入口参考示意图

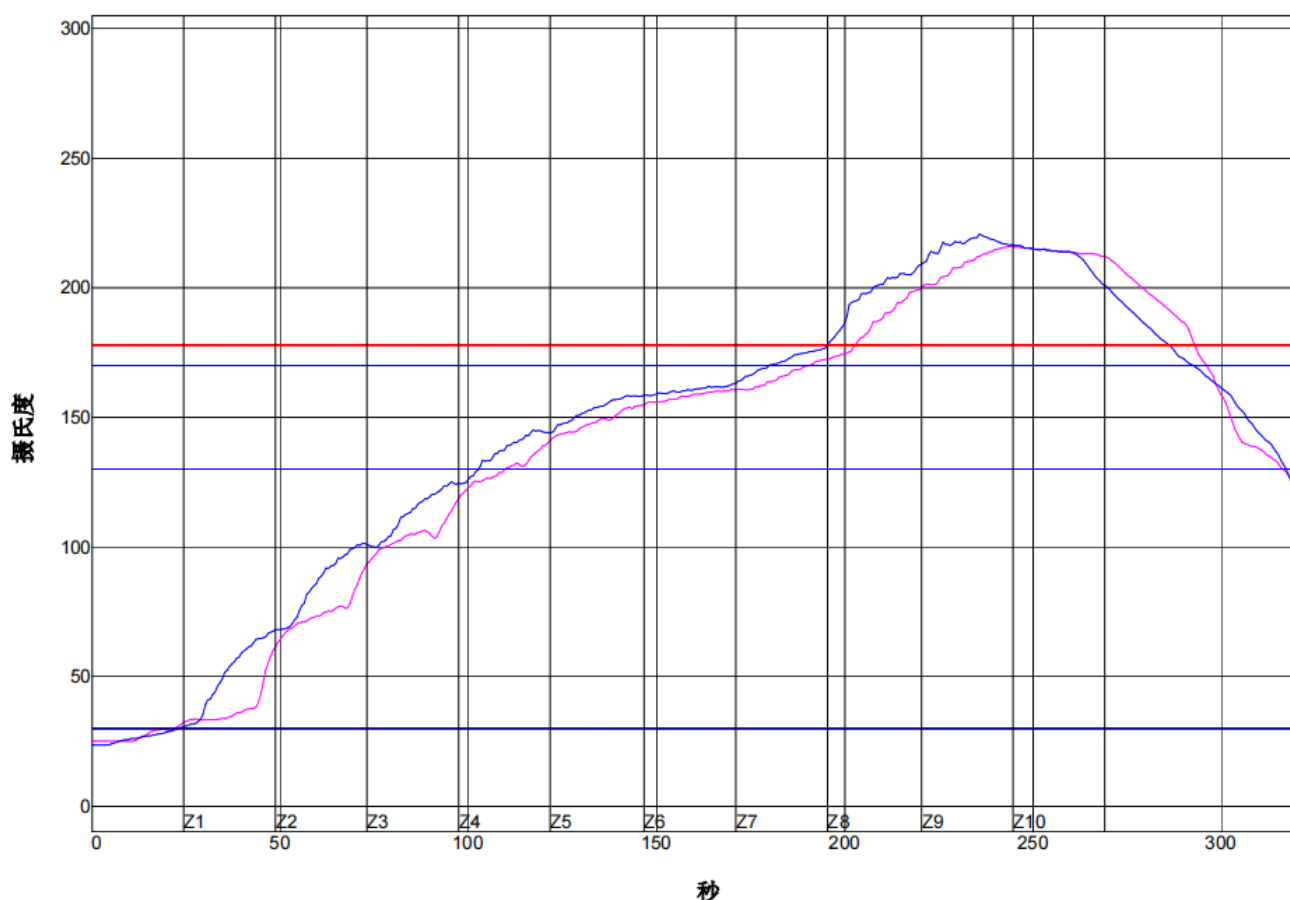


○ PLC 设备 DC [直流] 入口参考示意图



注意： - C1、C2 电容使用常规陶瓷电容；
- L1, L2 这两个差模电感必须要有。差模电感前面不要放电容，输入滤波的电容放在电感之后的“原电路”中。

○ 贴片炉温曲线



PWI= 108%	最高上升斜率		最高下降斜率		预热 30至130C		恒温时间130至170C		回流时间 /178C		最高温度	
<TC2>	1.87	-13%	-2.58	21%	88.18	-6%	80.67	-31%	90.29	102%	216.12	61%
<TC3>	1.72	-28%	-2.02	49%	79.80	-34%	77.07	-43%	90.50	103%	220.82	108%
温差	0.15		0.56		8.38		3.60		0.21		4.70	